

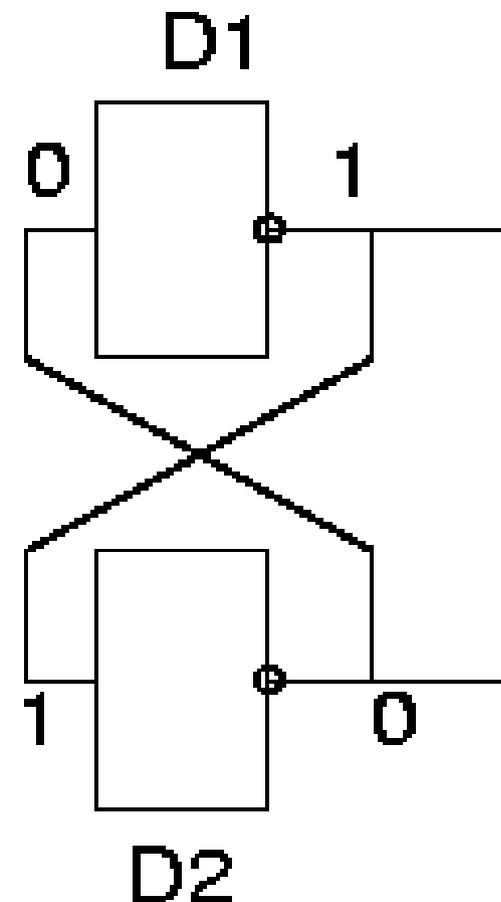
# Лекция 7. Полупроводниковые ЗУ

**ИДЕЯ:** добавим положительную обратную связь к инвертору

	T выборки,нс	объем	\$/байт
<b>регистры</b>	0,01 — 1 нс	сотни	0,1 - 10
<b>кеш</b>	0,5 — 2 нс	Мбайт	0,1 — 0,5
<b>озу</b>	2 — 20 нс	Гбайт	0,01 — 0,1

**Комбинационная логика** –  
выход зависит только от сигналов на входе

**Последовательная логика** –  
выход зависит еще и от предыдущих  
сигналов на входе



# Классификация ЗУ

## По типу обращения

- адресные ЗУ
- ЗУ с последовательным доступом (FIFO, LIFO)
- ЗУ с ассоциативным доступом (кеш)

## Адресные ЗУ делятся:

- RAM – Random Access Memory
- ROM – Read Only Memory

### ROM:

**масочные ПЗУ** –  
программируется на заводе  
**PROM (ППЗУ)** –  
программирование один раз  
**EPROM** –  
стирание ультрафиолетом  
**EEPROM, Flash** –  
стирание электрическим сигналом

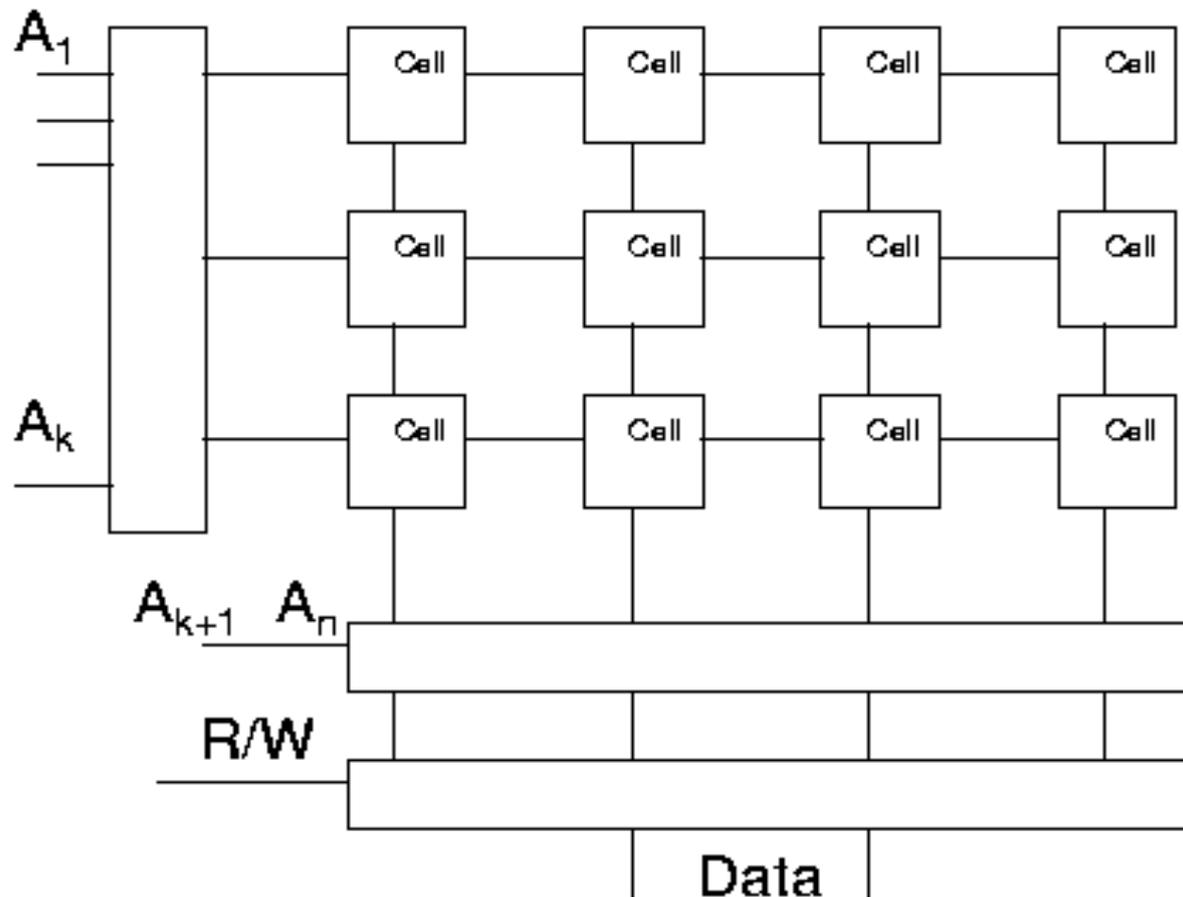
### RAM:

**SRAM** – Статические ЗУ  
**DRAM** – Динамические ЗУ

### Статические ЗУ:

**асинхронные** –  
разрешение по уровню  
**синхронные (тактируемые)** –  
переключения по фронту  
**конвеерные**

# Организация памяти

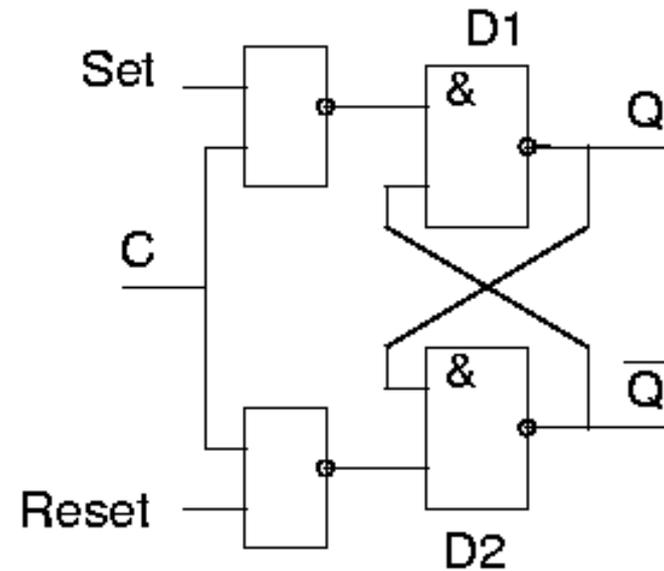
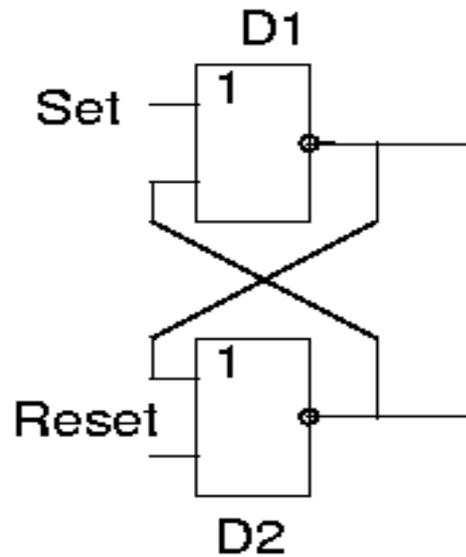


## Основные сигналы:

- RAS – row access strobe;
- CAS – column access strobe

# СОЗУ, SRAM

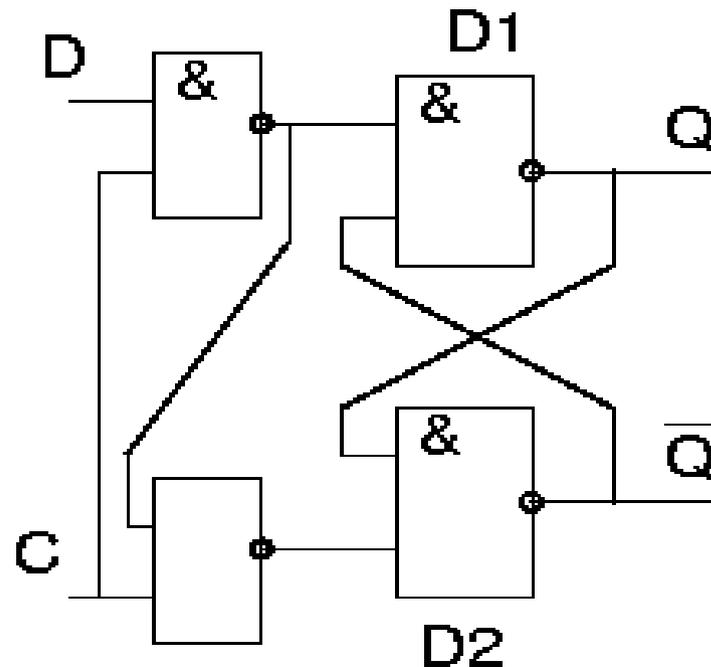
## RS триггер



**1,1 – запрещенная комбинация**

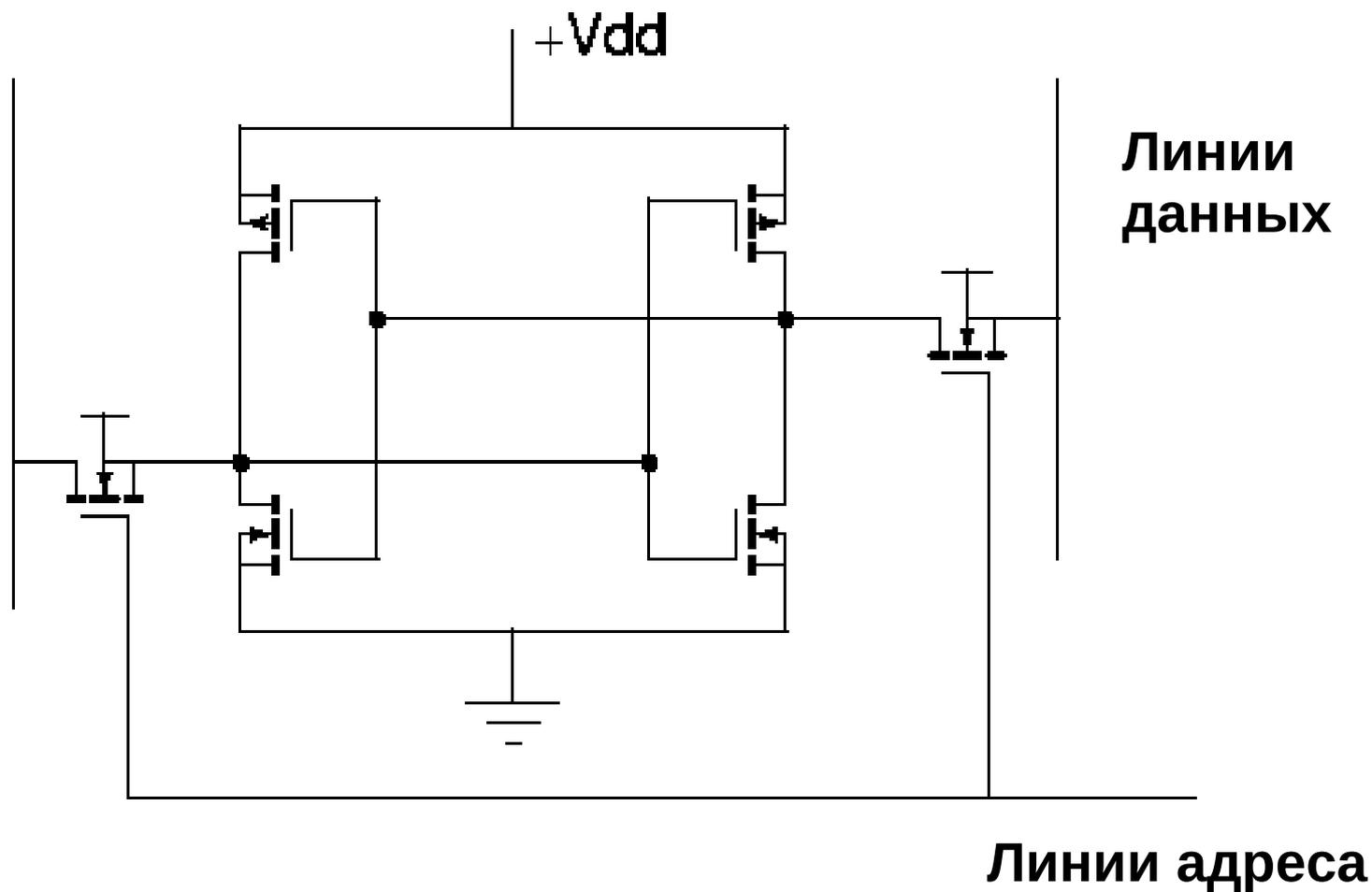
# Другие триггеры

## D триггер

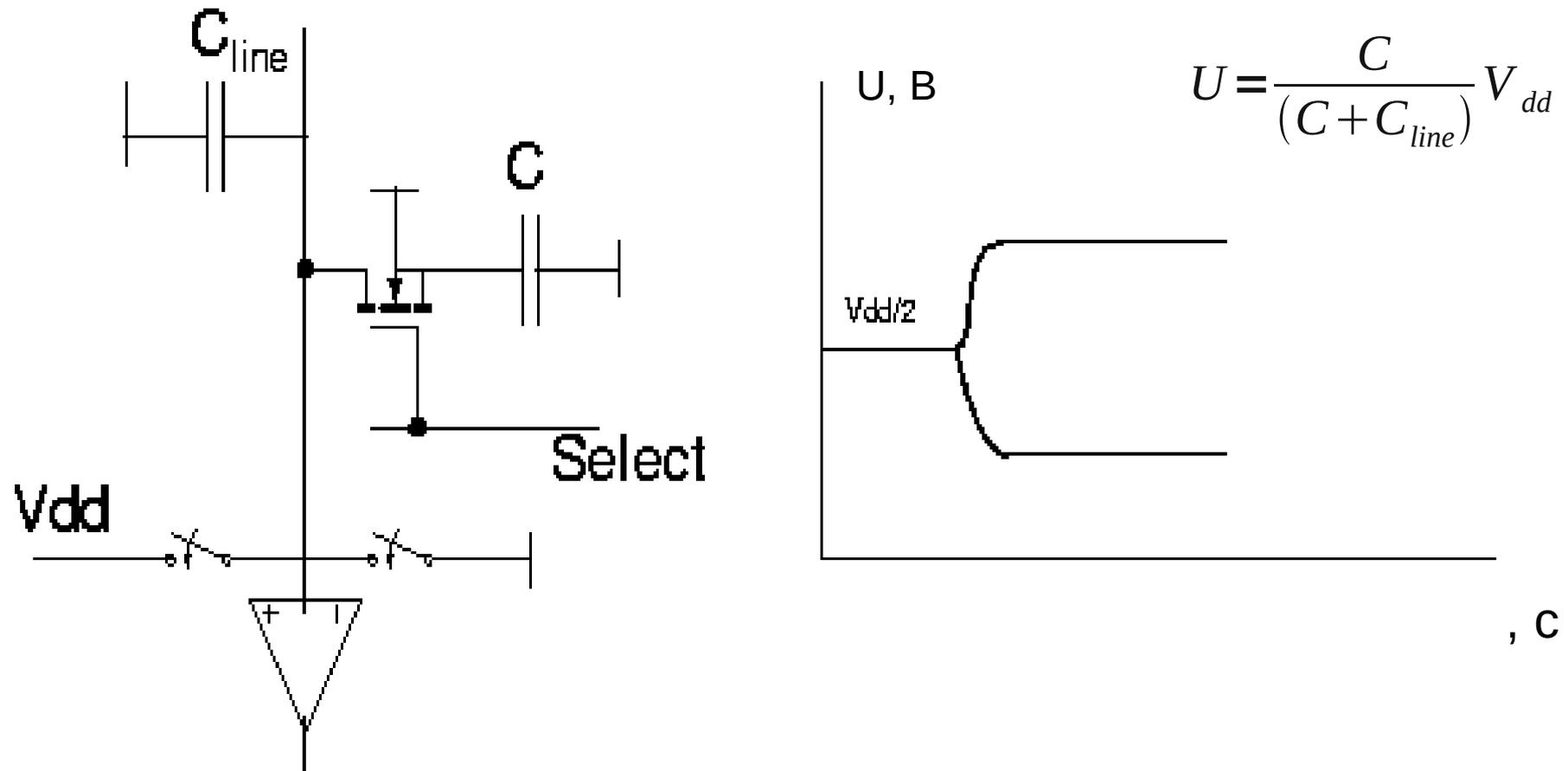


**D-триггер – триггер задержки – сигнал на выходе  $Q(t+1)$  имеет значение сигнала на входе в момент времени  $t$**

# RS триггер на КМОП логике



# Динамическая память. ОЗУ. DRAM



Типичные значения:  $C \sim 30 - 50$  fF.  $C_{line} \sim 30 - 50$  C,

$T$  самопроизвольного разряда —  $10^{-1} \div 10^{-2}$  с

# Цикл чтения. Методы регенерации DRAM

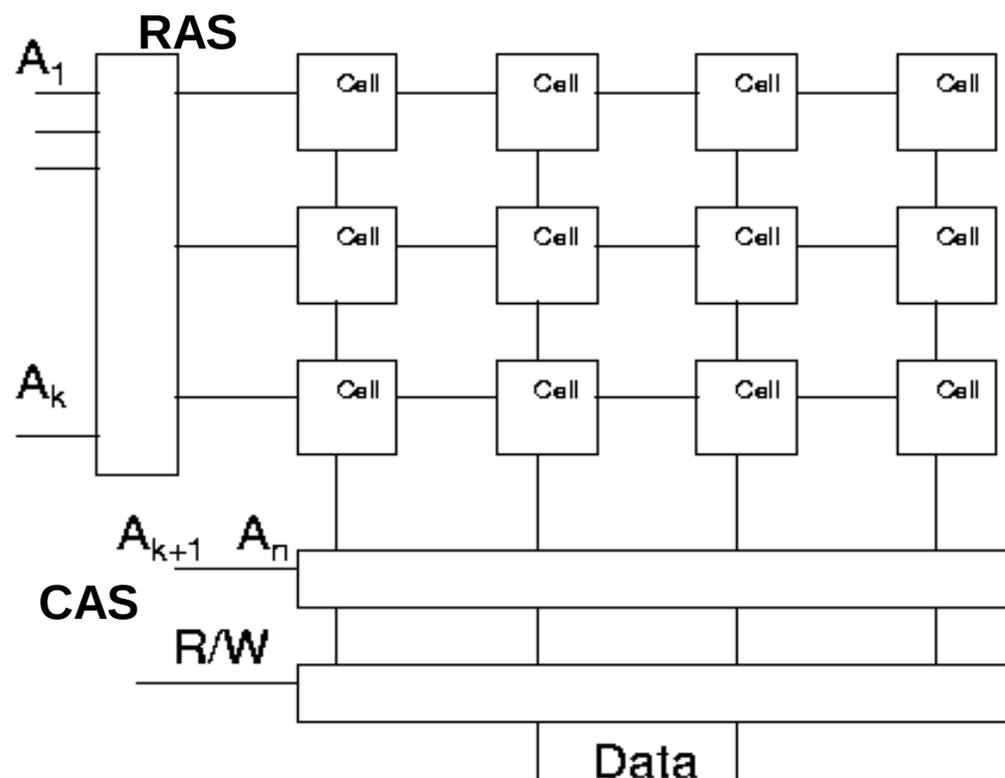
## Простейший цикл чтения

1. Сигнал RAS
2. Ждем появления данных в буфере
3. Сигнал CAS
4. Буфер выделяет нужный код
5. Ждем данные на выходе
6. RAS recharge

в 90х годах полный цикл – **200 нс**

1-3 : RAS to CAS delay

3-5: CAS delay

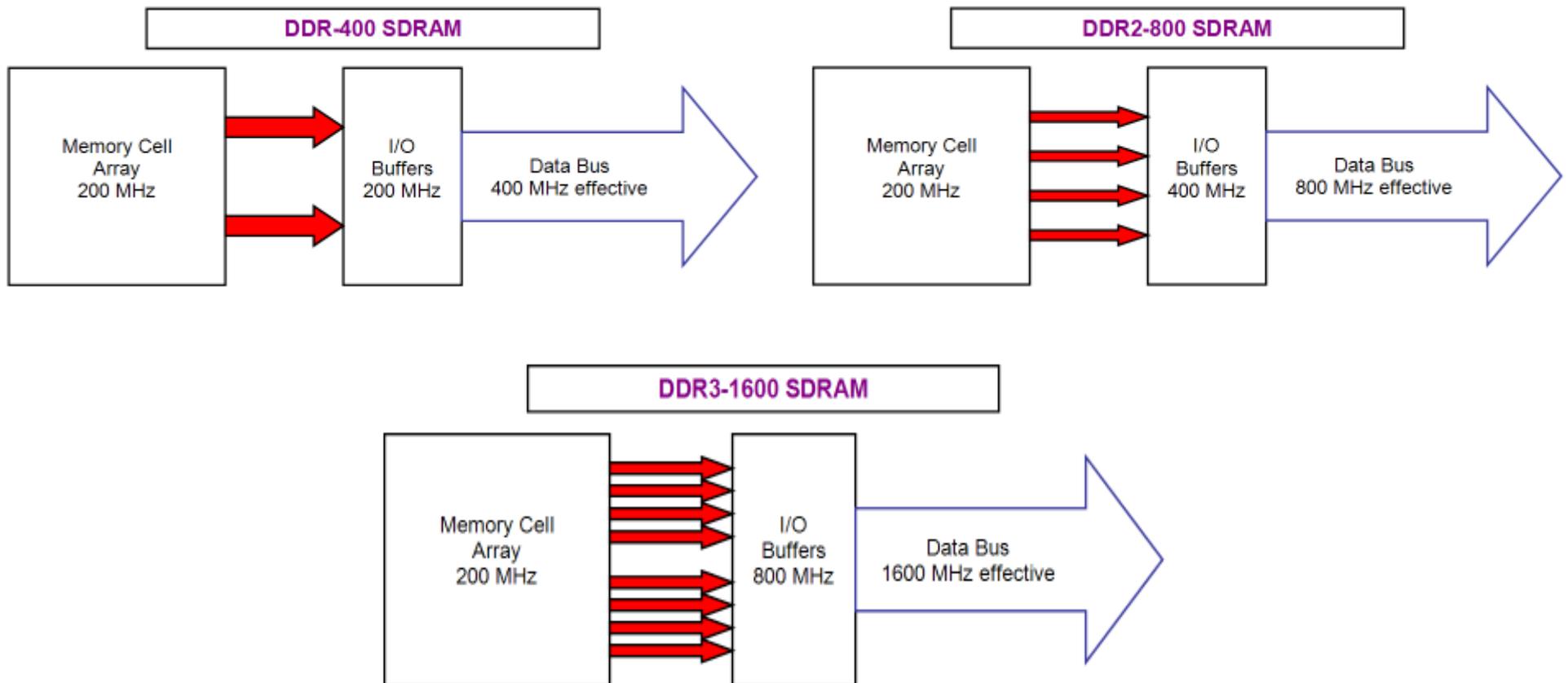


## Методы регенерации DRAM

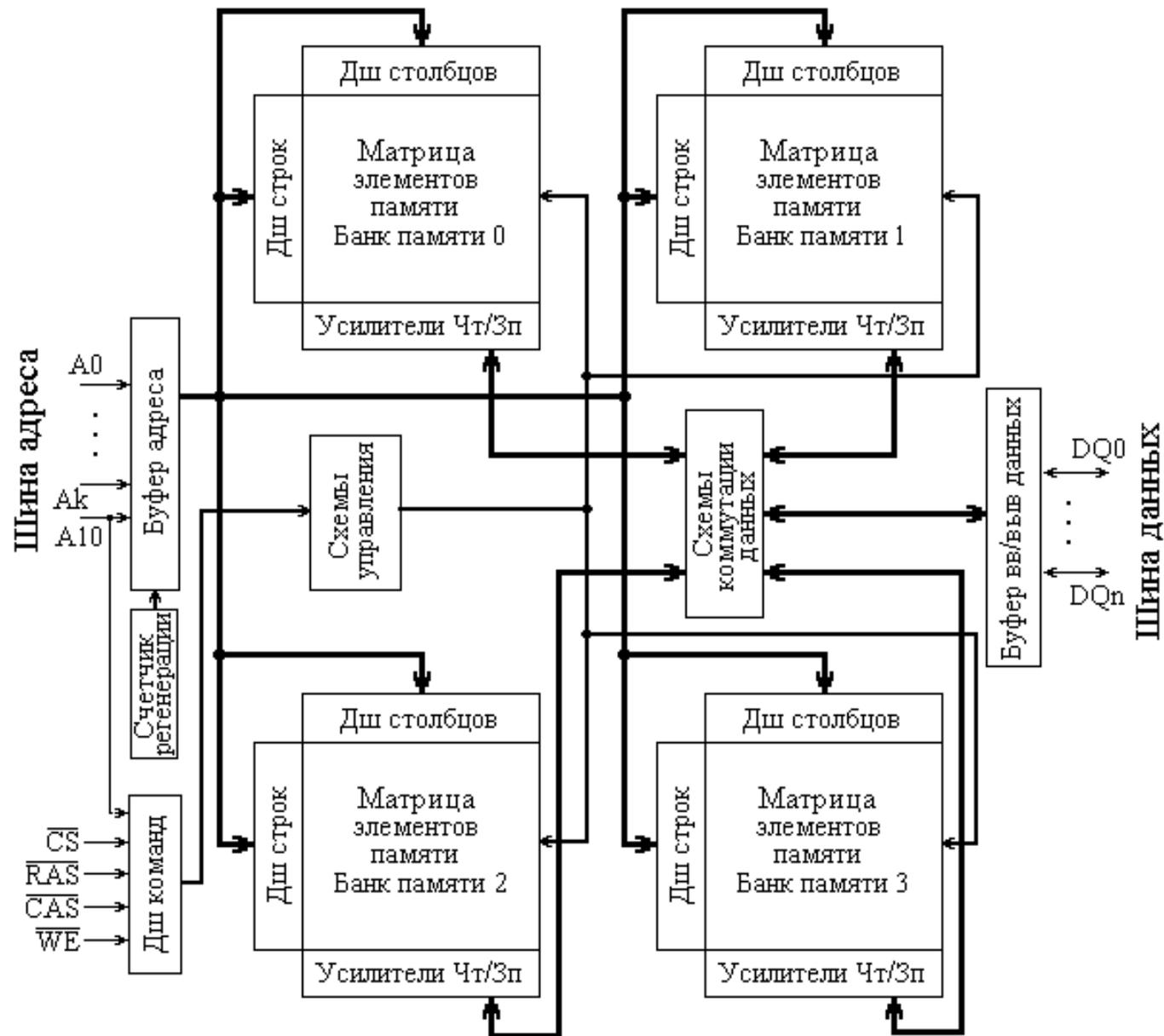
- Регенерация одним RAS (**RAS Only Refresh**)
- CAS перед RAS (**CAS Before RAS, CBR**)
- Автоматическая регенерация памяти (**Self Refresh, SR**)

# Хитрости памяти: EDO, SDRAM, DDR-X

- Деление на банки/страницы и т.д.;
- **EDO DRAM** - буфер на выходе;
- **SDRAM** - синхронная работа с чипсетом и процессором;
- **DDR-X** - умножение частоты передачи;

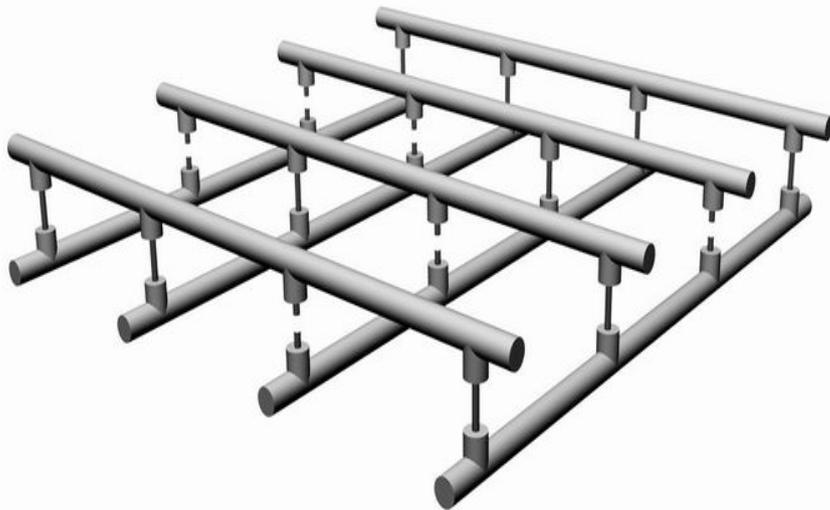


# Схема микросхемы памяти

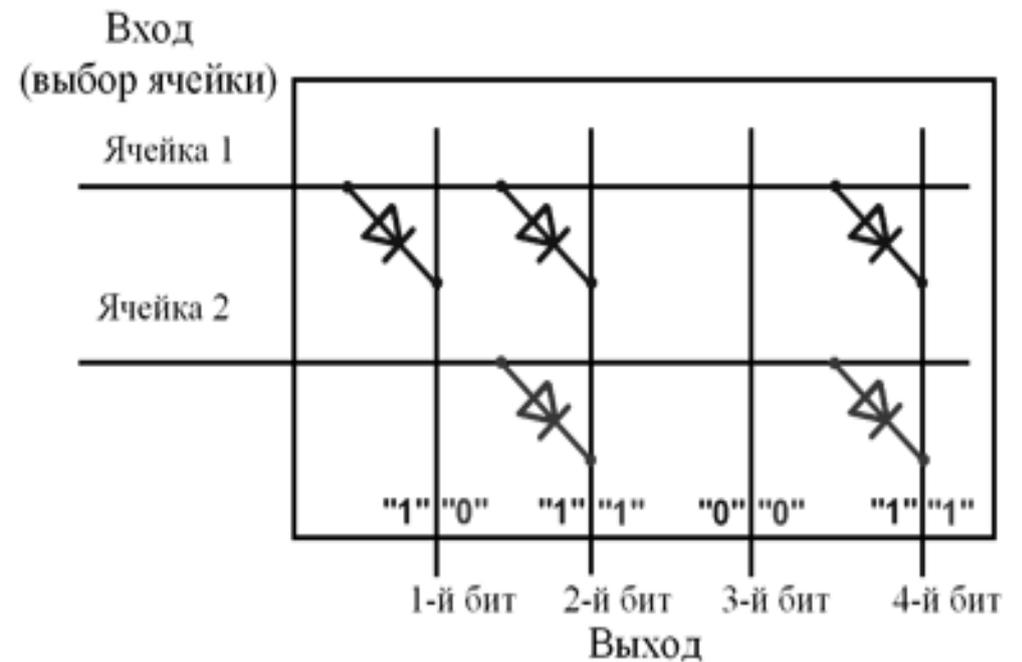


# ПЗУ

## Масочные ПЗУ (ROM)

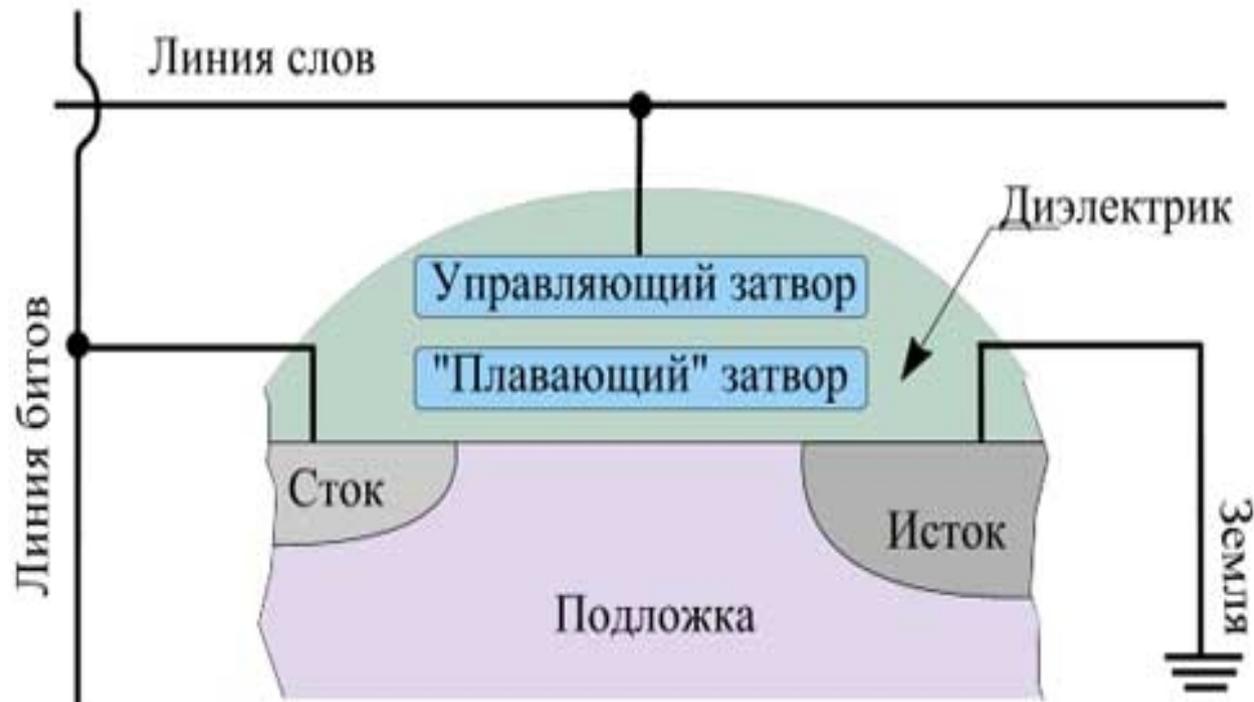


## Программируемые ПЗУ (PROM)



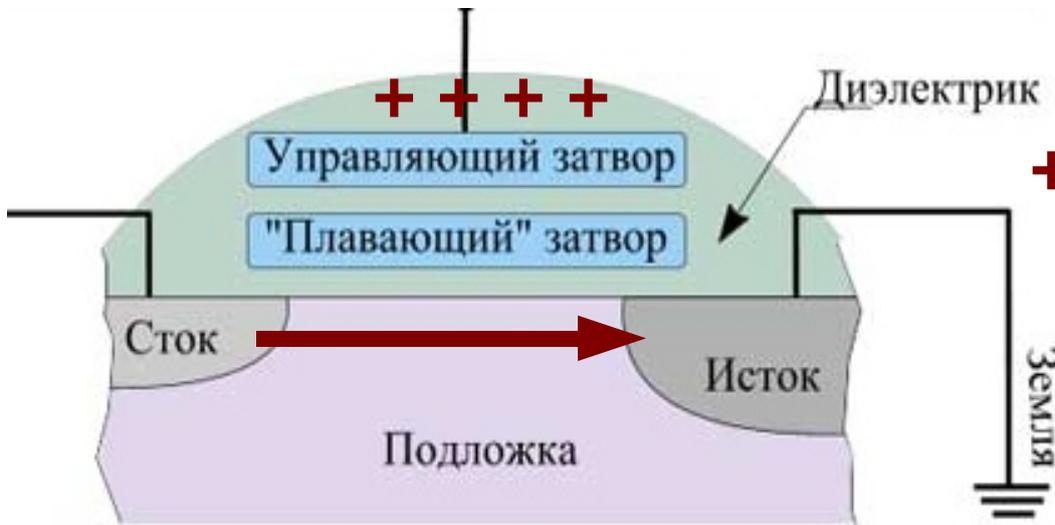
# EPROM, EEPROM

**Полевой транзистор с «плавающим» затвором**  
**FAMOS - Floating Gate Avalanche injection Metal Oxide Semiconductor**

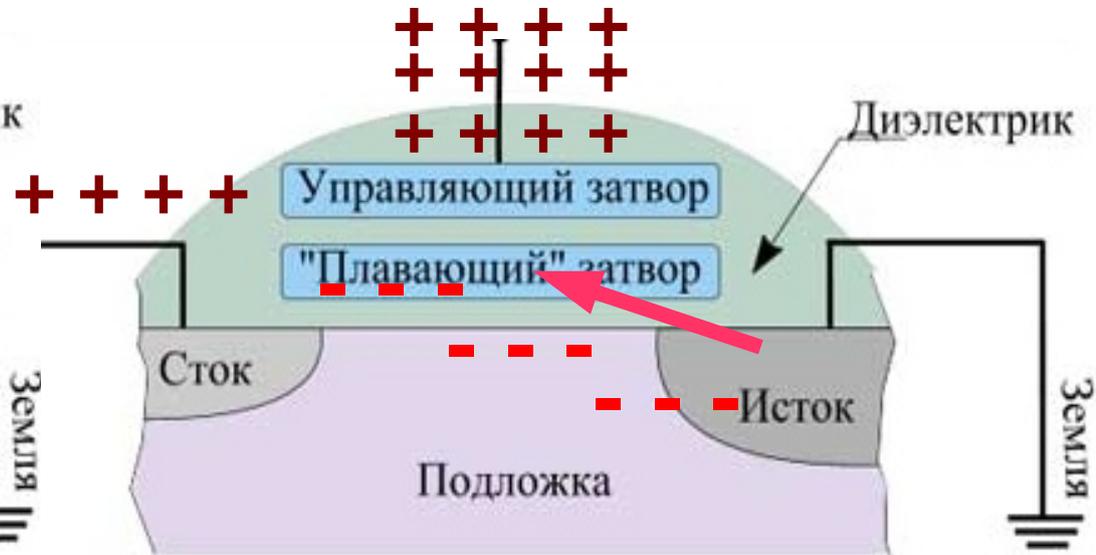


# Механизм работы

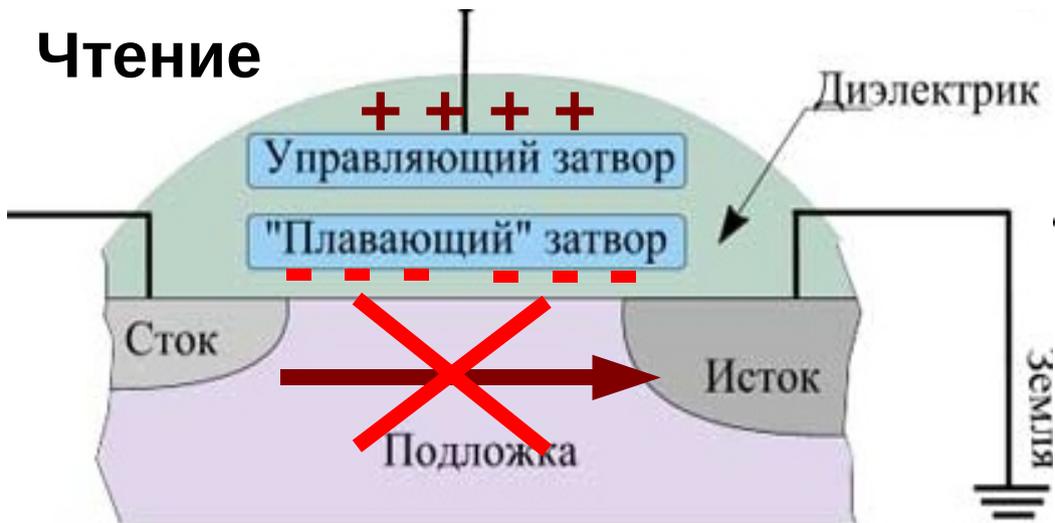
## Обычное состояние. Чтение



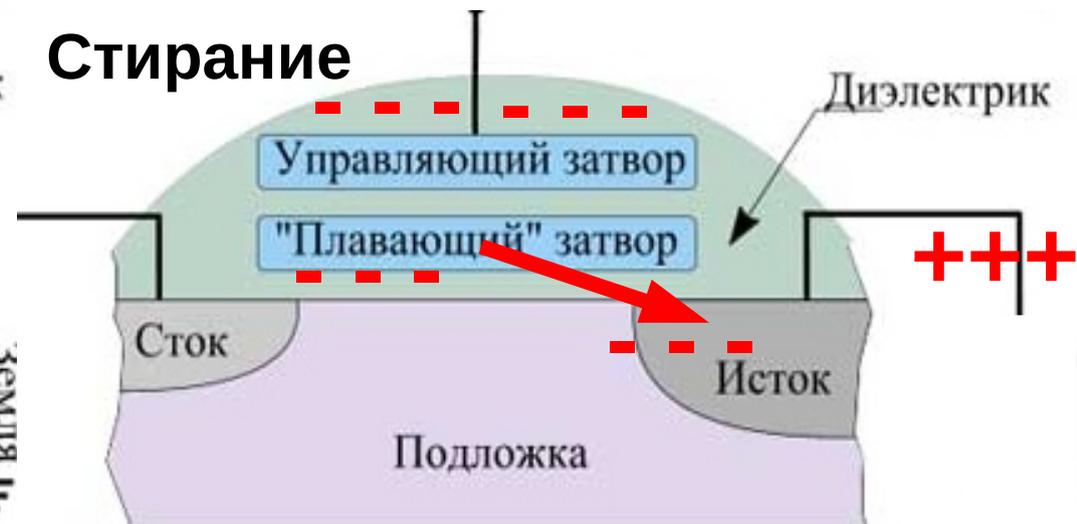
## Запись



## Чтение

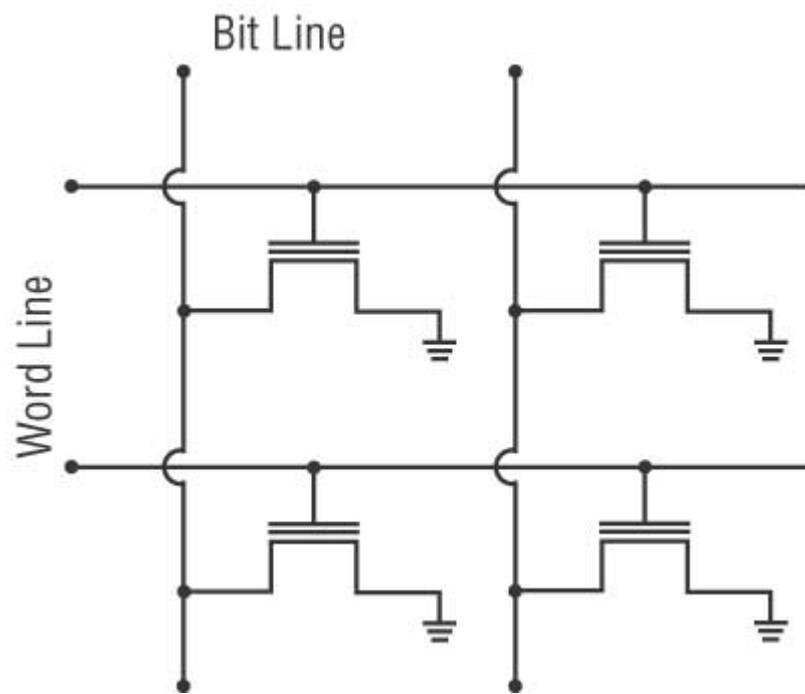


## Стирание



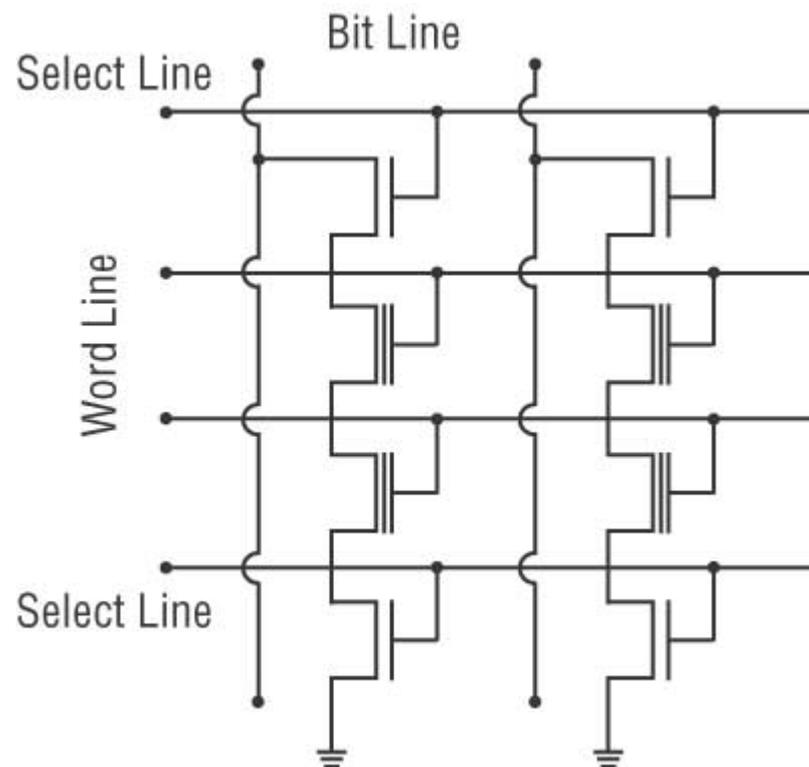
# Архитектуры FLASH памяти

## NOR



**Высокая скорость произвольного чтения**

## NAND



**Компактная, но низкая скорость произвольного чтения**

# Многоуровневые ячейки. MLC

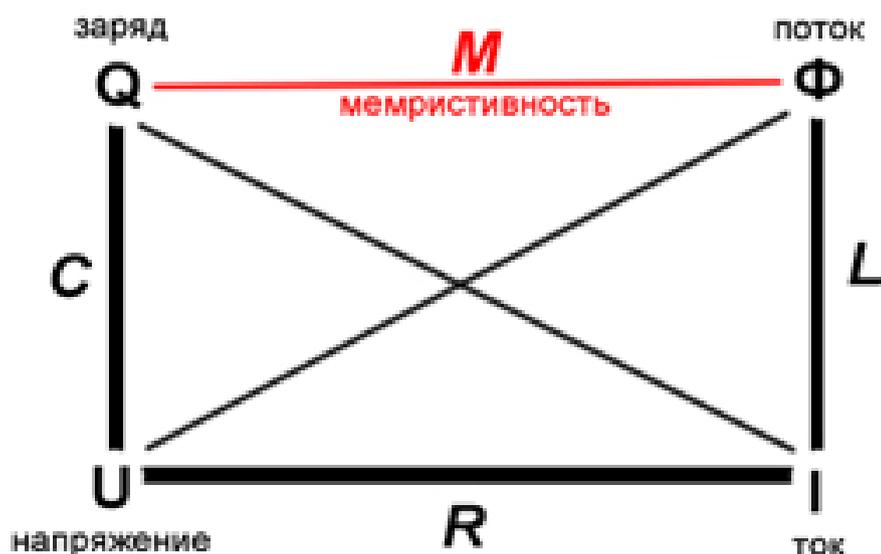


# Перспективные технологии: RRAM

## Мемристор:

Теория - 1971 год, профессор Леон Чуа.

Реализация — 2008 год, лаборатория Hewlett-Packard



$\text{TiO}_2$  — полупроводник.

**Свойство** - изменение концентрации  $\text{O}_2$  под действием тока

**Следствие** — изменение сопротивления

$$d\Phi = Mdq$$

**500 Гб в 1 см<sup>3</sup>**

# Перспективные технологии: MRAM

**MRAM** - магниторезистивная память

**Идея** - храним магнитный момент — спин электрона!

